



# 集積Green-niX+ 研究ユニット

## 概要

半導体集積回路はデバイスのスケーリングを基盤に高速化、低消費電力化を進めてきました。当ユニットではさらなる微細化、高性能化を目指して2次元物質を用いたFET、熱電素子、デバイスの3次元的な高集積化の研究を行っています。特に原子層状物質である遷移金属ダイカルコゲナイドを用いたFETは世代が2nm以細でも高性能を維持できる材料として学会等でも注目を集めています。これらの研究活動と共に、集積Green-niX研究・人材育成拠点、集積システム材料産学連携コンソーシアム、EISESiVコンソーシアムという3つのコンソーシアムを、お互いの連携と協調が最大限引き出せるKeep-neutralスキームで運営しています。

## 研究目標

半導体集積回路はMOSFETの微細化にも支えられ半世紀を超えて劇的な発展を遂げました。一方、近年では気候変動に代表される社会課題も表面化し、今後は利便性や経済性だけでなく、社会的合理性をも考慮した研究開発が望まれます。

当ユニットでは高性能化だけではなく、製造のGreen化、集積回路の低消費電力化等に重点を置いた半導体集積回路の研究活動を推進し、ユニット内のコンソーシアムに展開することで将来の社会実装を目指しています。

特に注力している2次元半導体デバイスの研究では、将来企業において量産されることを前提にスパッターやALD等の製造方法を選択し、新しいデバイス構造を提案しているところに強みがあります。2nm以細の世代でこのデバイスが集積回路として実装されることで、複雑なAI計算に対応しつつ、大幅な低消費電力化を実現するGreen半導体を目指しています。



ユニット・  
リーダー

若林 整 (Hitoshi Wakabayashi)

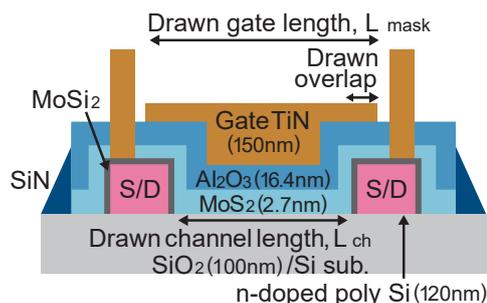
### Profile

1993年 日本電気 (株)  
2000年 マサチューセッツ工科大学, Microsystems Technology Laboratories, Visiting Scientist  
2006年 ソニー (株)  
2013年 東京工業大学 大学院総合理工学研究科 教授  
2016年 東京工業大学 工学院 教授  
2023年 東京工業大学 科学技術創成研究院 教授

WEB

[https://educ.titech.ac.jp/ee/news/2017\\_02/052461.html](https://educ.titech.ac.jp/ee/news/2017_02/052461.html)

## 2次元層状物質である MoS<sub>2</sub> (2硫化モリブデン) をチャネルとして用いた FET の断面構造模式



出典:

K. Matsuura, H. Wakabayashi et al.,  
"Normally-off sputtered-MoS<sub>2</sub> nMISFETs with TiN top-gate electrode  
all defined by optical lithography for chip level integration."  
Japanese Journal of Applied Physics, 59, 2020.