



菅原研究室

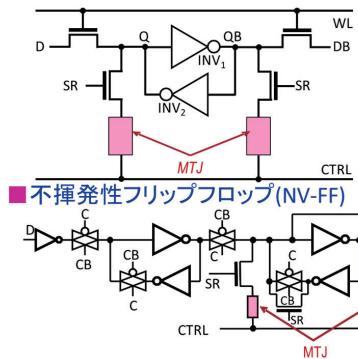
エッジ/ウェアラブルコンピューティングとInternet-of-Humansのための集積エレクトロニクス

- 超低消費電力CMOS集積回路
- 超低電圧Beyond-CMOS デバイス/回路
- 体温を用いたマイクロ熱電発電モジュール

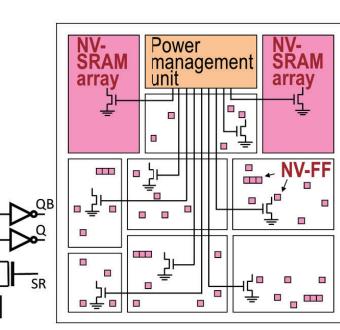
未来産業技術研究所 情報イノベーション研究コア

●不揮発記憶を用いたCMOSロジックの待機時電力削減技術

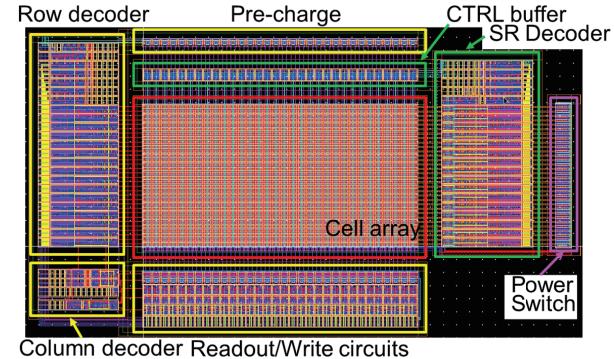
■不揮発性SRAM(NV-SRAM)



■不揮発性PGシステム



■MTJ(MRAMの記憶素子)を用いた不揮発性SRAM

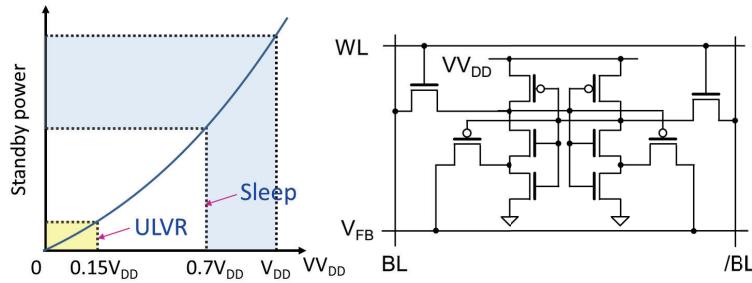


- ・不揮発性メモリ/CMOS融合技術に基づく不揮発性双安定記憶回路の応用
- ・不揮発記憶を用いた高い待機時電力削減効率のパワーゲーティング(PG)アーキテクチャ

- ・NV-SRAM → キャッシュなどの待機時電力を効果的に削減可能
- ・応用: マイクロプロセッサ/マイクロコントローラ, Processing-in-memory units (e.g. ニューラルネットワークアクセラレータ)

●超低電圧リテンションを用いた高効率パワーゲーティングアーキテクチャ

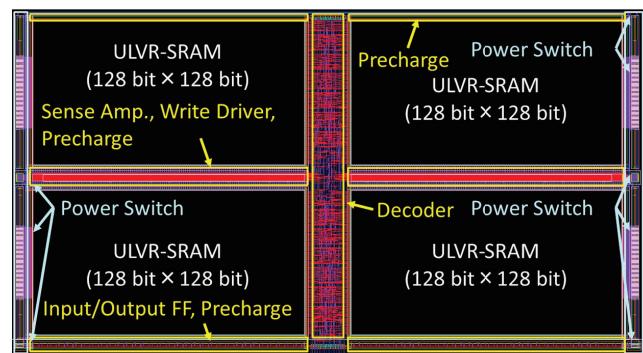
■超低電圧リテンション (ULVR)



- ・従来の 6T-SRAM: スリープモード ($0.7V_{DD}$) → 低い待機時電力削減効率
- ・ULVR-SRAM: ULVリテンション ($\sim 0.15V_{DD}$) → 高い待機時電力削減効率
-Normal inverter (NI) mode: $V_{DD} = V_{DD}$ のとき高性能動作
-Schmitt trigger (ST) mode: $V_{DD} = 0.15V_{DD}$ のときULVR
(V_{DD} の値によって自動的に遷移)

■ULVR-SRAMセル

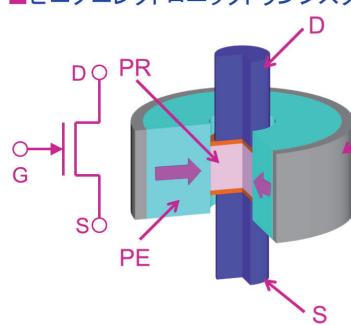
■8k ULVR-SRAMマクロ



- ・ULVR-SRAM → 完全CMOSコンパチブルな高効率待機時電力削減技術
- ・応用: マイクロプロセッサ, SoCs, Processing-in-memory units (e.g. ニューラルネットワークアクセラレータ)

●超低電圧Beyond-CMOSデバイス/回路

■ピエゾエレクトロニクスランジスタ(PET)



- ・ピエゾ抵抗チャネル + 圧電体ゲート
→チャネルの金属-絶縁体転移を利用したスイッチング
- ・超低電圧(ULV)においても高電流駆動能力 (ULVでも高速動作可能)
- ・低リーク電流特性
- ・CMOSコンパチブルな回路構成可能

●体温を用いたマイクロ熱電発電技術

